

Les fiches techniques

45

Les composants électroniques Les convertisseurs



45 Convertisseurs

45.1 Convertisseurs analogiques numériques

Un convertisseur analogique numérique CAN est chargé de transformer une variation continue de tension en une série de valeurs mathématiques (sans énergie) codées.

45.11 Codage des valeurs

Les codages les plus couramment utilisés sont :

- le binaire naturel pour les nombres non signés,
- le complément à deux pour les nombres signés,
- le code binaire signé.

45.12 Quantification

C'est l'opération qui consiste à associer une valeur analogique à la plus petite variation mesurable entre deux valeurs codées distinctes en sortie. Cette valeur est appelée quantum.

Code non signé

$$q = \frac{\Delta V_{\text{emax}}}{2^n}$$

q : quantum (V) aussi appelé résolution.

ΔV_{emax} : c'est l'écart entre la valeur minimale et la valeur maximale de V_e à numériser (V).

n : nombre de bits en sortie du convertisseur.

45.13 Principe des différents convertisseurs

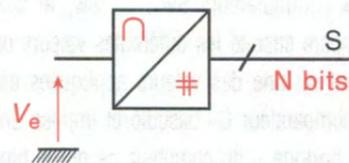
Ils sont aussi appelés convertisseurs « Flash ».

Une chaîne de $2^n + 1$ résistances détermine un échelonnement de valeurs distantes de q et comprises entre V_{max} et V_{min} (sauf pour la première qui est distante de $q/2$). Chaque valeur est appliquée à l'une des entrées des 2^n comparateurs. Le potentiel V_e est appliqué sur la deuxième entrée de chaque comparateur et tous les comparateurs correspondant à des niveaux inférieurs ou égaux à V_e basculent simultanément. Le codage est ensuite effectué instantanément par un décodeur.

Inconvénient : il faut 256 comparateurs pour 8 bits.

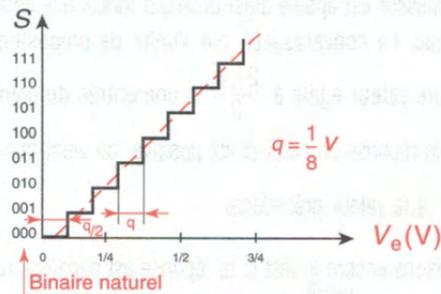
Avantage : très grande vitesse de conversion.

SYMBOLISATION CAN

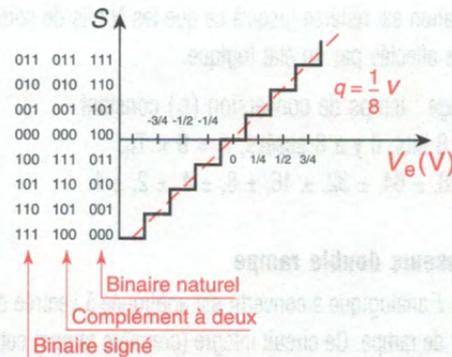


CODAGE DES VALEURS

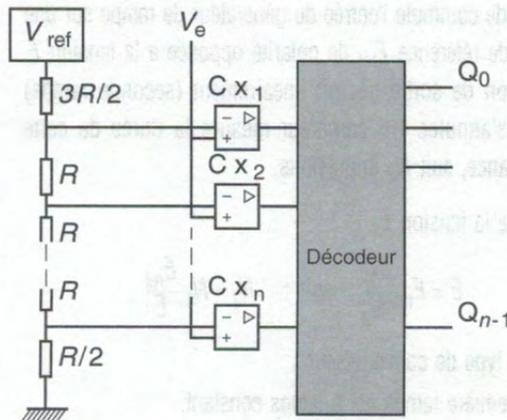
Codes pour nombres non signés



Codes pour nombres signés



CONVERTISSEURS PARALLÈLES



Convertisseurs série

Ce convertisseur vient élaborer une suite de valeurs successives grâce aux commutateurs Sw_1, \dots, Sw_n et aux résistances R . Il compare ensuite les différentes valeurs obtenues à V_e . Au moment où une des valeurs appliquées est supérieure à V_e , le comparateur C_p bascule et impose un niveau bas à l'entrée « horloge » du compteur, ce qui le bloque. La sortie S indique la dernière valeur numérique N_1 bloquée lors de la mise en arrêt du compteur (N_1 est donné sur N bits).

Convertisseurs à pesées successives

Ce convertisseur est appelé ainsi puisqu'il fonctionne comme une balance. Le convertisseur, par l'unité de prépositions, impose une valeur égale à $\frac{2^n \cdot q}{2}$ à une entrée du comparateur. Si la réponse de celui-ci est positive, on vient rajouter $\frac{2^{n-1} \cdot q}{2}$ à la valeur précédente.

Nous réalisons encore le test si la réponse est négative, nous venons soustraire $\frac{2^{n-2} \cdot q}{2}$ à la valeur précédente.

Cette opération est répétée jusqu'à ce que les N bits de sortie soient tous affectés par un état logique.

- **Avantage :** temps de conversion (t_c) constant.
- Ex. : CAN 8 bits, il y a 8 pesées, $t_c = 8 \times T_H$.
- Poids : 128, ± 64, ± 32, ± 16, ± 8, ± 4, ± 2, ± 1.

Convertisseurs double rampe

La tension E analogique à convertir est appliquée à l'entrée du générateur de rampe. Ce circuit intègre (première rampe) cette tension durant un temps prédéterminé. Un compteur mesure ce temps, soit N_1 impulsions. Ensuite, la logique de commande commute l'entrée du générateur de rampe sur une tension de référence E_{ref} de polarité opposée à la tension E . La tension de sortie décroît linéairement (seconde rampe) jusqu'à s'annuler. Un compteur mesure la durée de cette décroissance, soit N_2 impulsions.

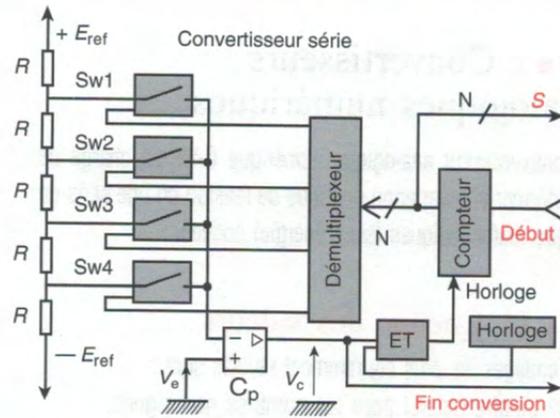
Valeur de la tension E

$$E = E_{ref} \frac{N_1}{N_2} \quad \text{soit :} \quad N_2 = N_1 \frac{E_{ref}}{E}$$

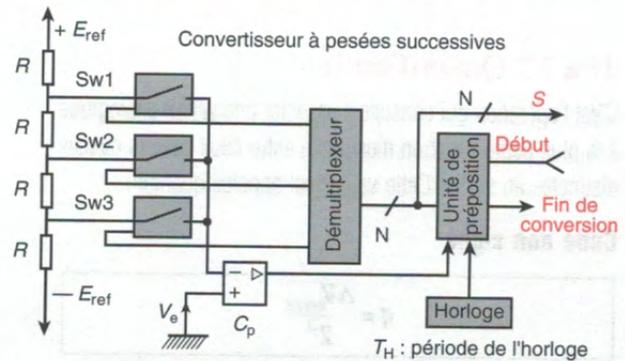
Dans ce type de convertisseur :

- la première rampe est à temps constant,
- la seconde à pente constante.

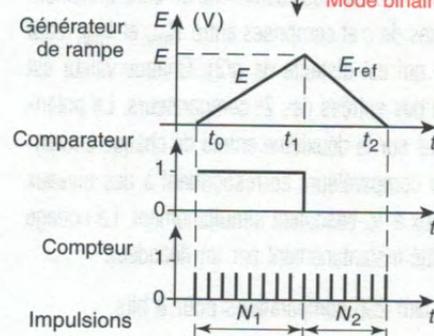
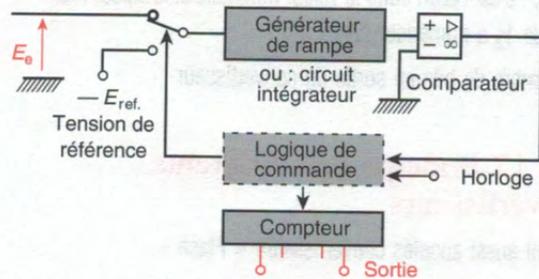
STRUCTURE DES CONVERTISSEURS À RÉACTION



CONVERTISSEUR À PESÉES SUCCESSIVES



CONVERTISSEUR DOUBLE-RAMPE



45 ■ 14 Caractéristiques

■ Le temps de conversion T_c , c'est le temps minimum nécessaire au convertisseur pour stabiliser une donnée numérique en sortie après qu'une tension analogique stable ait été appliquée à l'entrée du CAN.

■ L'erreur de linéarité

Elle se caractérise par l'écart maximal entre la courbe réelle et la droite idéale. Elle est exprimée en % de ΔE_{max} .

■ L'erreur de quantification

Elle est souvent exprimée par la valeur efficace du signal ϵ_q qui représente cette erreur.

$$\epsilon_{q\text{eff}} = \frac{q}{2\sqrt{3}}$$

■ **Vitesse maximale de variation** de $E(t)$ admise par le convertisseur au cours d'une phase de conversion. Pendant cette phase, le signal ne doit pas varier de plus de q .

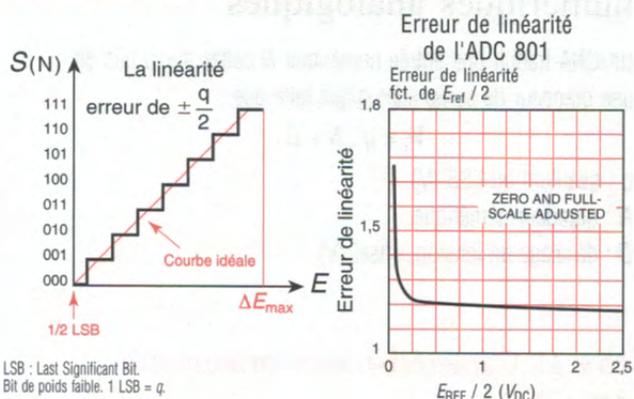
$$\left(\frac{dE}{dt}\right)_{\text{max}} = \frac{\Delta E_{\text{max}}}{2^n \cdot T_c}$$

T_c : temps de conversion.

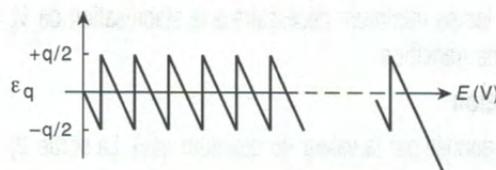
n : nombre de bits du convertisseur.

45 ■ 15 Principales caractéristiques des CAN

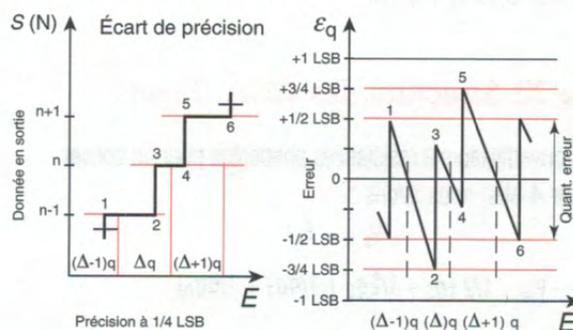
ÉCARTS DANS LES CONVERTISSEURS



ÉCART DE QUANTIFICATION



ÉCART DE PRÉCISION



Référence	Technologie	Résolution (bits)	T_c (μ s)	Linéarité	Consommation (mW)	Constructeur
AD 5210	Hybride	12	13	$\pm 0,5 q$	575	Analog Device
AD 5240	Hybride	12	5	$\pm 0,012 \%$	775	Analog Device
AD 574A	Hybride	12				Analog Device
ADC 73/731	Hybride + discret	16	170	$\pm 0,00075 \%$		Burr-Brown
ADC 76	Hybride	16	15	$\pm 0,003 \%$		Burr-Brown
ADC 10 HT	Hybride	12	50	$\pm 0,012 \%$	250	Burr-Brown
ADC 72	Hybride	16	50	$\pm 0,003 \%$		Burr-Brown
ADC 71	Hybride	16	50	$\pm 0,003 \%$		Burr-Brown
ADC 0601	CMOS	8	100	$\pm 0,25 q$	6,5	Intersil
ICL 7109	CMOS	12 + signe	104	$\pm 1 q$	3,5	Intersil
ICL 7104	CMOS	16 + signe	$3,3 \cdot 10^5$	$\pm 1 q$		Intersil
ICL 71003	CMOS	$2 \cdot 10^4$ points	$3,3 \cdot 10^4$	$\pm 1 q$		Intersil
ICL 7135	CMOS	$2 \cdot 10^4$ points	$66 \cdot 10^3$	$\pm 1 q$	9	Intersil
ICL 7126	CMOS	$2 \cdot 10^3$ points	$330 \cdot 10^3$	$\pm 1 q$		Intersil
ADC 0801/804	CMOS	8	100	$\pm 0,25 q / \pm 1 q$	10	National-SC
ADC 0831/838	CMOS	8	40/80	$\pm 0,5 q / \pm 1 q$	15	National-SC
ADC 1001	CMOS	10	200	$\pm 0,5 q / \pm 1 q$	10	National-SC
ADC 1210	CMOS	12	100	$\pm 0,5 \text{ LSB}$	135	National-SC
NE 5034	Monolithique	8	17	$\pm 0,5 q$	220	Philippis
NE 5036	I2L	6	29	$\pm 0,25 q$	70	Philippis
ADC 0816	Monolithique	8	100	$\pm 0,5 q$	15	Texas

45.2 Convertisseurs numériques analogiques

Un CNA traduit une entrée numérique N codée sur n bits en une grandeur de sortie analogique telle que :

$$V_s = q \cdot N + D.$$

q : quantum ou LSB (V).

N : grandeur numérique.

D : décalage en tension, offset (V).

45.21 Caractéristiques principales des CNA

Temps de conversion (T_c)

C'est le temps minimum nécessaire à la stabilisation de V_s après une transition.

Résolution

Elle est donnée par la valeur du quantum $q(v)$. La sortie V_s va augmenter de q lorsque N augmentera de « 1 ».

Si $D = 0$, alors $V_s = q \cdot N$.

45.22 Structure des CNA directs

■ Convertisseurs à résistances pondérées pour un convertisseur 4 bits, nous avons :

$$V_s = -R \cdot I.$$

$$V_s = -V_{ref} \cdot 1/2 (q_3 + 1/2q_2 + 1/4q_1 + 1/8q_0).$$

INCONVÉNIENTS :

- Défauts de l'ALI.
- Défauts des commutateurs (R_{ON}).
- Imperfection de V_{ref} .
- Obtention très difficile et chère des résistances $R, 2R, 4R, 8R, 16R, \dots$

Les réseaux R - 2R

Nous avons :

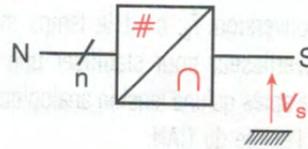
$$V_s = -2R (q_3 i_3 + q_2 i_2 + q_1 i_1 + q_0 i_0).$$

$$i_3 = \frac{V_{ref}}{4R}, \quad i_2 = \frac{V_{ref}}{8R}, \quad i_1 = \frac{V_{ref}}{16R}, \quad i_0 = \frac{V_{ref}}{32R}.$$

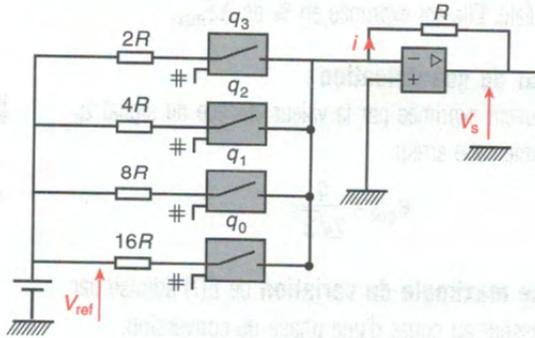
$$V_s = -\frac{V_{ref}}{16} (8a_3 + 4a_2 + 2a_1 + a_0).$$

I débité par V_{ref} est constant.

SYMBOLISATION

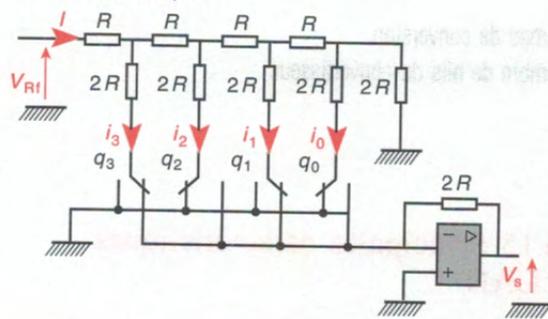


CONVERTISSEUR À RÉSIDENCES PONDÉRÉES



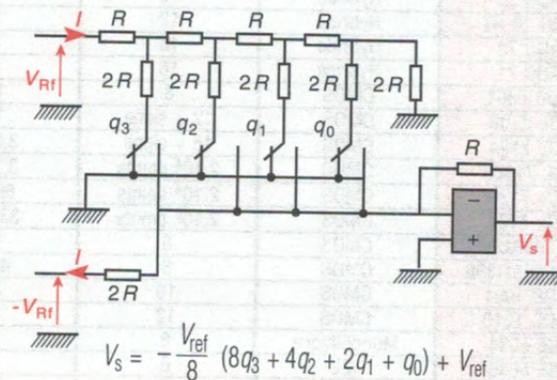
CONVERTISSEUR À RÉSEAU R - 2R

Convertisseur unipolaire



CONVERTISSEUR RÉSEAU R - 2R

CONVERTISSEUR BIPOLAIRE (CODE BINAIRE DÉCALÉ)



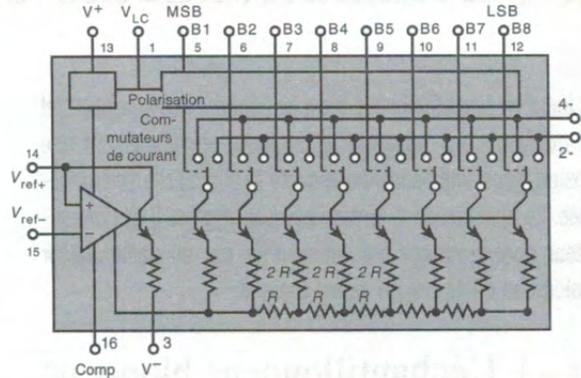
45 ■ 23 Présentation d'un CNA : le DAC 800

C'est un convertisseur numérique analogique à 8 bits à l'entrée. La sortie est une sortie en courant, il faudra donc rajouter un convertisseur courant tension à l'extérieur.

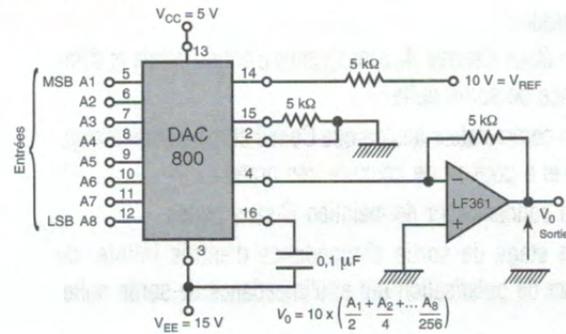
Principales caractéristiques

- Tension d'alimentation : ± 18 V ou 36 V.
- T_c : 100 ns.
- Erreur maximale pleine échelle : ± 1 LSB (q).
- Non-linéarité par rapport à la température : ± 0,1 %.
- Consommation : 174 mW max.
- V : ± 15 U CT $I_{ref} = 2$ mA.
- Directement compatible CMOS, TTL sur les entrées numériques.
- Courant de référence : $I_{ref} = 5$ mA (sur $V_{ref} \pm$).
- Variation du courant de sortie par rapport à la température : ± 10 ppm/°C.
- Convertisseur unipolaire et bipolaire.

STRUCTURE DU DAC 800



APPLICATIONS



Convertisseur digital/analogique de + 10 V de sortie.

45 ■ 24 PRINCIPALES CARACTÉRISTIQUES DES CNA USUELS

Constructeur	Référence	Technologie	Résolution (bit)	T_c (μs)	Linéarité	Consommation (mW)
Analog Device	ADDAC 100	Monolithique	10	0,375	± 0,05 %	250
Analog Device	AD 370	Hybride	12	25	± 0,5 q	150
Analog Device	AD 567	Monolithique	12	0,5	± 0,5 q	495
Analog Device	AD 7527	CMOS	10	—	± 0,5 q	—
Analog Device	AD 7545	CMOS	12	—	± 0,5 q	0,5
Burr-Brown	DAC 800	Monolithique	12	3	± 0,5 q	—
Burr-Brown	DAC 63	Monolithique	12	0,035	± 0,5 q	—
Burr-Brown	DAC 72	Hybride	16	5	± 0,003 %	—
Burr-Brown	DAC 71	Hybride	16	5	± 0,003 %	—
Intersil	ICL 7134	CMOS	14	0,9	± 0,003 %	12
Intersil	AD 7541	CMOS	12	1	± 0,01 %	30
Intersil	AD 7521	CMOS	12	0,5	± 0,05 %	30
Intersil	AD 7520	CMOS	10	0,5	± 0,05 %	30
Intersil	AD 7523	CMOS	8	0,15	± 0,05 %	1,5 max.
National semi-conducteur	DAC 0890	CMOS	8	0,5	± 0,05 %	30
National semi-conducteur	DAC 1000	CMOS	8	0,5	± 0,05 %	30
National semi-conducteur	DAC 1202	CMOS	12	1	± 0,012 %	30
National semi-conducteur	DAC 1280	Hybride	12	—	± 0,59	450